

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-217652

(43)Date of publication of application : 10.08.2001

(51)Int.Cl.

H03B 5/32

H03B 5/36

H03G 11/02

(21)Application number : 2000-026636

(71)Applicant : YAMAHA CORP

(22)Date of filing : 03.02.2000

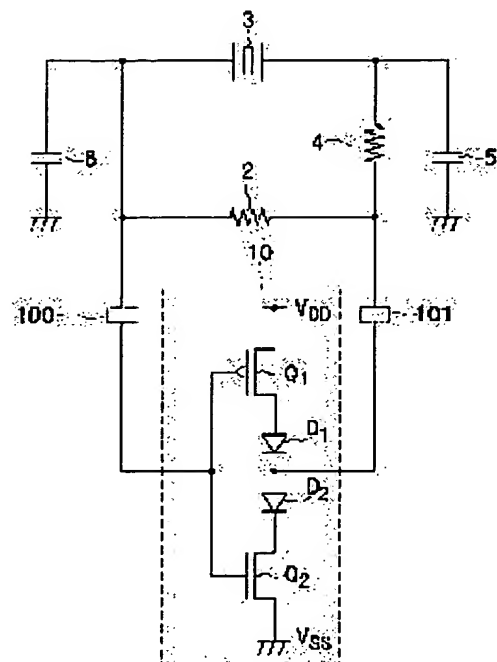
(72)Inventor : TSUJI NOBUAKI

(54) CRYSTAL OSCILLATION CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a crystal oscillation circuit which can suppress an excitation level, while holding the gain of an inverting amplifier circuit and reduce the magnitude of a current flowing into the crystal vibrator.

SOLUTION: The crystal oscillation circuit is constituted, by connecting inverting amplifier circuits (2, 10) and phase shift circuits (3, 4, 5, 6), including a crystal vibrator 3 between the input/output terminals of the inverting amplifier circuits, which have limiter circuits (D1, D2) at their output parts.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-217652
(P2001-217652A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 3 B 5/32		H 0 3 B 5/32	H 5 J 0 3 0
			5 J 0 7 9
H 0 3 G 11/02		H 0 3 G 11/02	D

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願2000-26636 (P2000-26636)

(22) 出願日 平成12年2月3日 (2000.2.3)

(71) 出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72) 発明者 辻 信昭

静岡県浜松市中沢町10番1号 ヤマハ株式会社内

(74) 代理人 100064908

弁理士 志賀 正武 (外1名)

Fターム (参考) 5J030 CB03 CC05 CC06

5J079 AA04 BA48 FA05 FA11 FA14

FA21 FB03 FB16 GA04 GA09

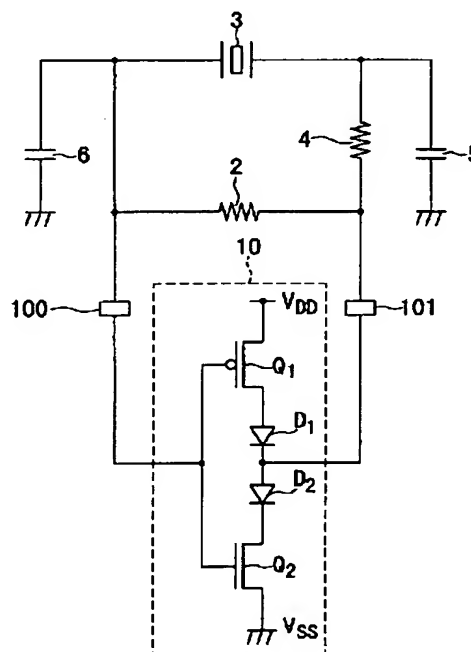
JA01

(54) 【発明の名称】 水晶発振回路

(57) 【要約】

【課題】 反転増幅回路のゲインを保持しつつ励振レベルを抑制することができ、水晶振動子に流入する電流量を小さくすることができる水晶発振回路を提供する。

【解決手段】 反転増幅回路 (2、10) と、該反転増幅回路の入出力端間に水晶振動子 3 を含む移相回路 (3、4、5、6) を接続してなる水晶発振回路において、前記反転増幅回路は、出力部にリミッタ回路 (D1、D2) を有する。



【特許請求の範囲】

【請求項 1】 反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、

前記反転増幅回路は、出力部にリミッタ回路を有することを特徴とする水晶発振回路。

【請求項 2】 反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、

前記反転増幅回路は、CMOS インバータを含んで構成され、該 CMOS インバータを構成する PMOS トランジスタのドレインと NMOS トランジスタのドレインとを二つの整流素子を順方向に直列接続した直列回路を介して接続し、該直列回路における前記二つの整流素子の接続点を前記反転増幅回路の出力端としたことを特徴とする水晶発振回路。

【請求項 3】 前記整流素子は、ダイオード接続された MOS トランジスタであることを特徴とする請求項 2 に記載の水晶発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は水晶発振回路に係り、特に LSI 上のインバータを用いて水晶発振子を含む他の回路素子を LSI に外付けすることにより構成するのに好適な水晶発振回路に関する。

【0002】

【従来の技術】CMOS インバータを用いた従来の水晶発振回路の基本構成を図 4 に示す。同図において、水晶発振回路は、CMOS インバータ 1 と、CMOS インバータ 1 の入出力端間に接続された帰還抵抗 2 とからなる反転増幅回路と、この反転増幅回路の入出力端間に接続される水晶振動子 3、抵抗 4 及びコンデンサ 5、6 からなる移相回路とを有している。CMOS インバータ 1 は、PMOS トランジスタ Q1 と、NMOS トランジスタ Q2 とからなり、PMOS トランジスタ Q1 のソースには電源電圧 VDD (例えば 5V) が供給され、NMOS トランジスタ Q2 のソースには電源電圧 VSS (例えば、0V) が供給される。PMOS トランジスタ Q1 と NMOS トランジスタ Q2 のゲートは入力端子 100 に接続されており、PMOS トランジスタ Q1 と NMOS トランジスタ Q2 のドレインは出力端子 101 に接続されている。

【0003】なお、CMOS インバータ 1 は LSI 内に形成されており、帰還抵抗 2 と、反転増幅回路の入出力端間に接続される水晶振動子 3、抵抗 4 及びコンデンサ 5、6 からなる移相回路は入力端子 100、出力端子 101 を介して外付けされる。

【0004】

【発明が解決しようとする課題】上記構成において、発振動作時に反転増幅器の出力振幅は電源電圧 VDD と電源

電圧 VSS との間でフルスイングする。この結果、ノード N1 に流入する、すなわち、水晶振動子 3 に流入する電流量が大きくなる。水晶振動子 3 の等価回路を図 5 に示す。同図に示すように、水晶振動子 3 はインダクタンス L1、コンデンサ C1 及び抵抗 C1 の直列回路とコンデンサ C0 とを並列接続した回路として表わされる。

【0005】このとき、図 4 に示す従来の水晶発振回路の励振レベル X は水晶振動子 3 に流入する電流の瞬時値 Id の最大値を Idmax とすると、 $X = (Idmax / \sqrt{2})^2 \times C1$ となる。したがって、電流値 Idmax が大きいと、水晶発振回路の励振レベル X が大きくなってしまい、場合によっては、水晶振動子が熱破壊される虞れがあるという問題が有った。本発明はこのような事情に鑑みてなされたものであり、反転増幅回路のゲインを保持しつつ励振レベルを抑制することができ、水晶振動子に流入する電流量を小さくすることができる水晶発振回路を提供することを目的とする。

【0006】

【課題を解決するための手段】上記目的を達成するために、請求項 1 に記載の発明は、反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、前記反転増幅回路は、出力部にリミッタ回路を有することを特徴とする。

【0007】また、請求項 2 に記載の発明は、反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、前記反転増幅回路は、CMOS インバータを含んで構成され、該 CMOS インバータを構成する PMOS トランジスタのドレインと NMOS トランジスタのドレインとを二つの整流素子を順方向に直列接続した直列回路を介して接続し、該直列回路における前記二つの整流素子の接続点を前記反転増幅回路の出力端としたことを特徴とする。

【0008】また、請求項 3 に記載の発明は、請求項 2 に記載の水晶発振回路において、前記整流素子は、ダイオード接続された MOS トランジスタであることを特徴とする。

【0009】請求項 1 乃至 3 に記載の水晶発振回路によれば、反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、前記反転増幅回路の出力部にリミッタ回路を設けるようにしたので、反転増幅回路のゲインを保持しつつ励振レベルを抑制することができ、水晶振動子に流入する電流量を小さくすることができる。

【0010】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して詳細に説明する。本発明の実施の形態に係る水晶発振回路の構成を図 1 に示す。尚、図 1 において図 4 に示した従来の水晶回路の構成要素と同一の機能を有する要素については同一の符号を付してある。本発明の

実施の形態に係る水晶発振回路が図4に示した従来の水晶回路と構成上、異なるのは、反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、反転増幅回路の出力部にリミッタ回路を設けた点であり、その他の構成は同様である。

【0011】図1において、水晶発振回路は、CMOSインバータ10と、CMOSインバータ10の入出力端間に接続された帰還抵抗2とからなる反転増幅回路と、この反転増幅回路の入出力端間に接続される水晶振動子3、抵抗4及びコンデンサ5、6からなる移相回路とを有している。CMOSインバータ10は、PMOSトランジスタQ1と、NMOSトランジスタQ2と、PMOSトランジスタQ1のドレインとNMOSトランジスタQ2のドレインとの間に接続された二つの整流素子としてのダイオードD1、D2を順方向に直列接続した直列回路とからなり、PMOSトランジスタQ1のソースには電源電圧VDD(例えば5V)が供給され、NMOSトランジスタQ2のソースには電源電圧VSS(例えば、0V)が供給される。

【0012】PMOSトランジスタQ1とNMOSトランジスタQ2のゲートは入力端子100に接続されており、PMOSトランジスタQ1とNMOSトランジスタQ2のドレインは出力端子101に接続されている。なお、CMOSインバータ10はLSI内に形成されており、帰還抵抗2と、反転増幅回路の入出力端間に接続される水晶振動子3、抵抗4及びコンデンサ5、6からなる移相回路は入力端子100、出力端子101を介して外付けされる。ダイオードD1、D2の直列回路は、ダイオードのオフセット電圧特性によりCMOSインバータ10の出力電圧の振幅を制限するリミッタとして機能する。ダイオードの電圧(V)-電流(I)特性を図2に示す。同図においてVFはオフセット電圧である。

【0013】上記構成において、電源投入時に入力端子100より熱雑音等の雑音成分が入力されると、CMOSインバータ10及び帰還抵抗2により構成される反転増幅回路により増幅されるが、ダイオードD1、D2の直列回路により構成されるリミッタにより振幅制限される。すなわち、入力端子100に入力される交流電圧の変化に応じて図3に示すように、PMOSトランジスタQ1がオンとなる区間では出力端子101にダイオードD1を介して電流が流れ出し、出力端子101における出力電圧は、電源電圧VDDよりマイナス側にオフセット電圧VFだけ振幅制限され、また、NMOSトランジスタQ2がオンとなる区間では出力端子101よりダイオードD2、NMOSトランジスタQ2を介して電源VSS側に電流が流れ込むこととなるため、出力端子101における出力電圧は、電源電圧VSSよりプラス側にオフセ

ット電圧VF分だけ振幅制限されることとなる。

【0014】このように、本実施の形態に係る水晶発振回路によれば、従来の反転増幅器では、出力端子101における出力振幅が電源電圧VDDと電源電圧VSSとの間でフルスイングしていたのに対して、本実施の形態に係る水晶発振回路では、出力端子101における出力振幅はダイオードD1、D2のオフセット電圧VFだけクリップされた電圧波形となるので、反転増幅回路のゲインを保持しつつ励振レベルを抑制することができ、水晶振動子に流入する電流量を小さくすることができる。なお、ダイオードD1、D2はMOSトランジスタをダイオード接続することにより形成するようにしてもよい。

【0015】また、本実施の形態では、反転増幅回路をCMOSインバータを1段だけで構成しているが、これに限らず、複数段構成とし、最終段のCMOSインバータの出力部に既述したリミッタを設けるようにしてもよい。さらに、本実施の形態では、反転増幅回路を、CMOSインバータを用いて構成しているが、バイポーラトランジスタを用いて構成しても同様の効果が得られる。

【0016】

【発明の効果】以上に説明したように、請求項1乃至3に記載の水晶発振回路によれば、反転増幅回路と、該反転増幅回路の入出力端間に水晶振動子を含む移相回路を接続してなる水晶発振回路において、前記反転増幅回路の出力部にリミッタ回路を設けるようにしたので、反転増幅回路のゲインを保持しつつ励振レベルを抑制することができ、水晶振動子に流入する電流量を小さくすることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態に係る水晶発振回路の構成を示す回路図。

【図2】 図1に示した水晶発振回路にリミッタとして使用されるダイオードの電圧-電流特性を示す特性図。

【図3】 図1に示した水晶発振回路における反転増幅器の出力電圧波形を示す図。

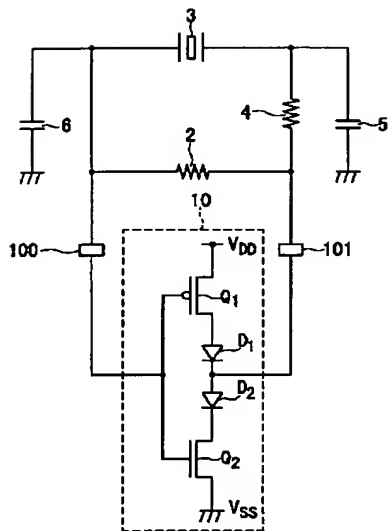
【図4】 従来の水晶発振回路の構成を示す回路図。

【図5】 図4に示す水晶発振回路における水晶振動子の等価回路を示す回路図。

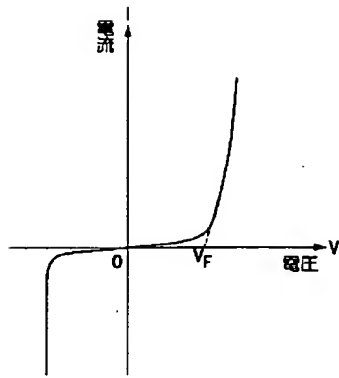
【符号の説明】

- 1、10 CMOSインバータ
- 2 帰還抵抗
- 3 水晶振動子
- 5、6 コンデンサ
- D1、D2 ダイオード
- Q1 PMOSトランジスタ
- Q2 NMOSトランジスタ
- 100 入力端子
- 101 出力端子

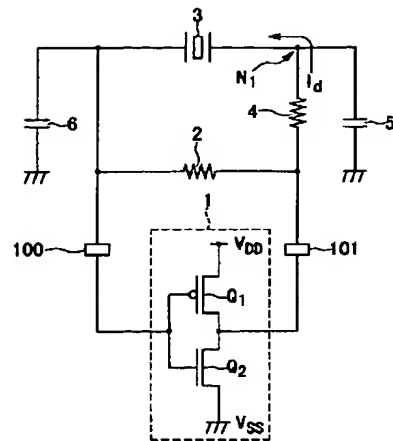
【図1】



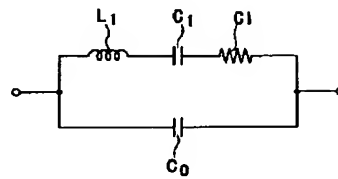
【図2】



【図4】



【図5】



【図3】

